

ARHITEKTURA UPRAVLJAČKIH MIKRORAČUNALA I NJIHOVO POVEZIVANJE S OKOLINOM (Ib)

**(Korištenje dozvoljeno samo u okviru predmeta
RAČUNALA I PROCESI)**

Mario Žagar

Fakultet elektrotehnike i računarstva

Zagreb 1994.

SADRŽAJ

20.1 ARHITEKTURA UPRAVLJAČKIH MIKRORAČUNALA

20.1.1 UVOD

20.1.2 JEDNOČIPNA MIKRORAČUNALA

20.1.3 ZAKLJUČAK UZ PRVU CJELINU

20.2 POVEZIVANJE MIKRORAČUNALA I OKOLINE

20.2.1 UVOD

20.2.2 SABIRNIČKI PROTOKOLI

20.2.3 SERIJSKO POVEZIVANJE

20.2.4 PARALELNO POVEZIVANJE

20.2.5 ZAKLJUČAK UZ DRUGU CJELINU

20.3 PRIMJERI POVEZIVANJA MIKRORAČUNALA I OKOLINE

20.3.1 UVOD

20.3.2 MJERENJE VREMENA KORIŠTENJEM RTCC SKLOPA U MIKROKONTROLERU PIC16C54

20.3.3 MJERENJE FREKVENCIJE ELEKTRIČNE MREŽE

20.3.4 IDENTIFIKACIJA OSOBA I OTVARANJE VRATA

20.3.5 ZAKLJUČAK UZ TREĆU CJELINU

LITERATURA

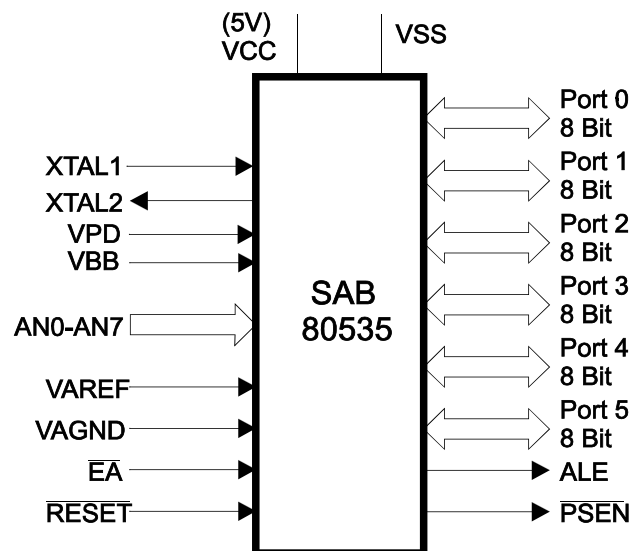
20.1 ARHITEKTURA UPRAVLJAČKIH MIKRORAČUNALA (nastavak)

20.1.1 UVOD

SAB 80515/80535 upravljačka mikroračunala

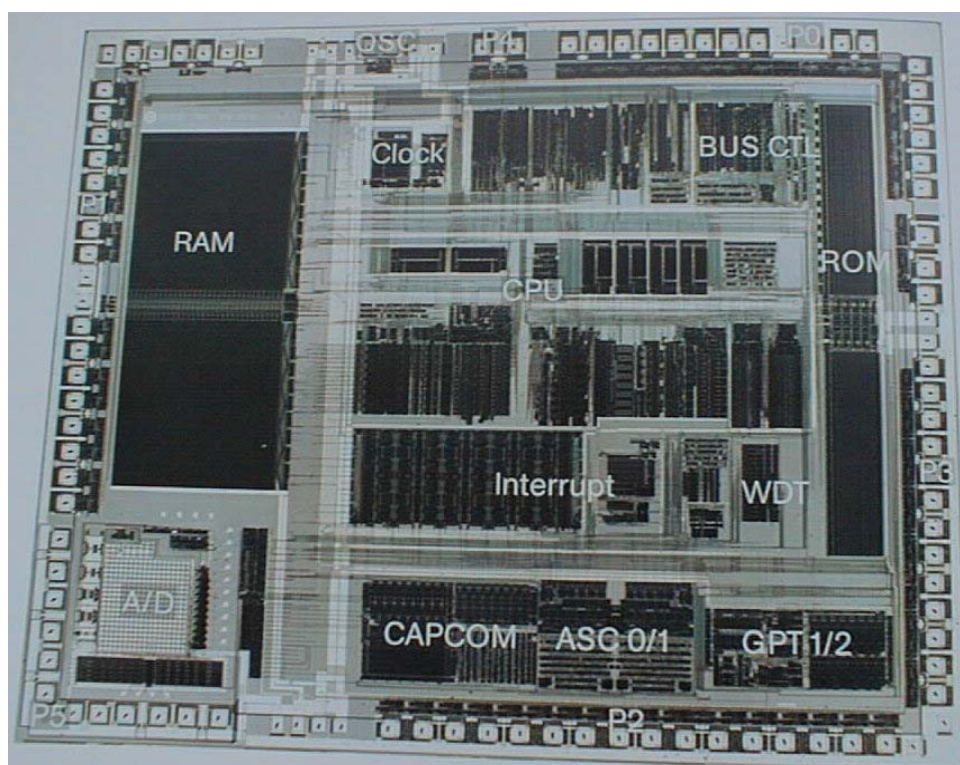
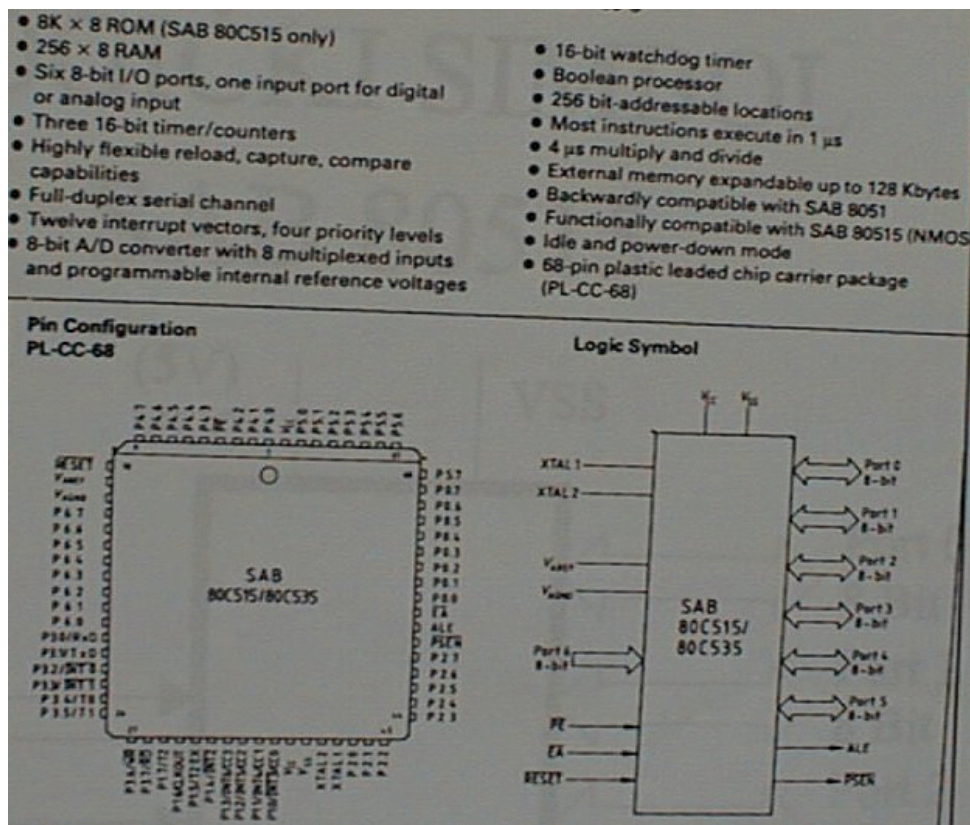
Tvrtka SIEMENS zasniva svoju seriju jednočipnih mikroračunala na porodici mikrokontrolera tvrtke Intel 8051. U ovom slučaju ideja je ista kao i u prethodnom, uzeti solidne temelje i poznati skup naredaba (8051 na neki način predstavlja industrijski standard) za koje postoji dovoljno inženjerskog znanja i iskustva u svijetu, razvojni alati i sl. Dodatna je kvaliteta u ovom slučaju integracija analogno-digitalnog (A/D) pretvornika u samu komponentu. Osnovne karakteristike SAB80515/80535 mikroračunala (slika 1.8, 1.9) su:

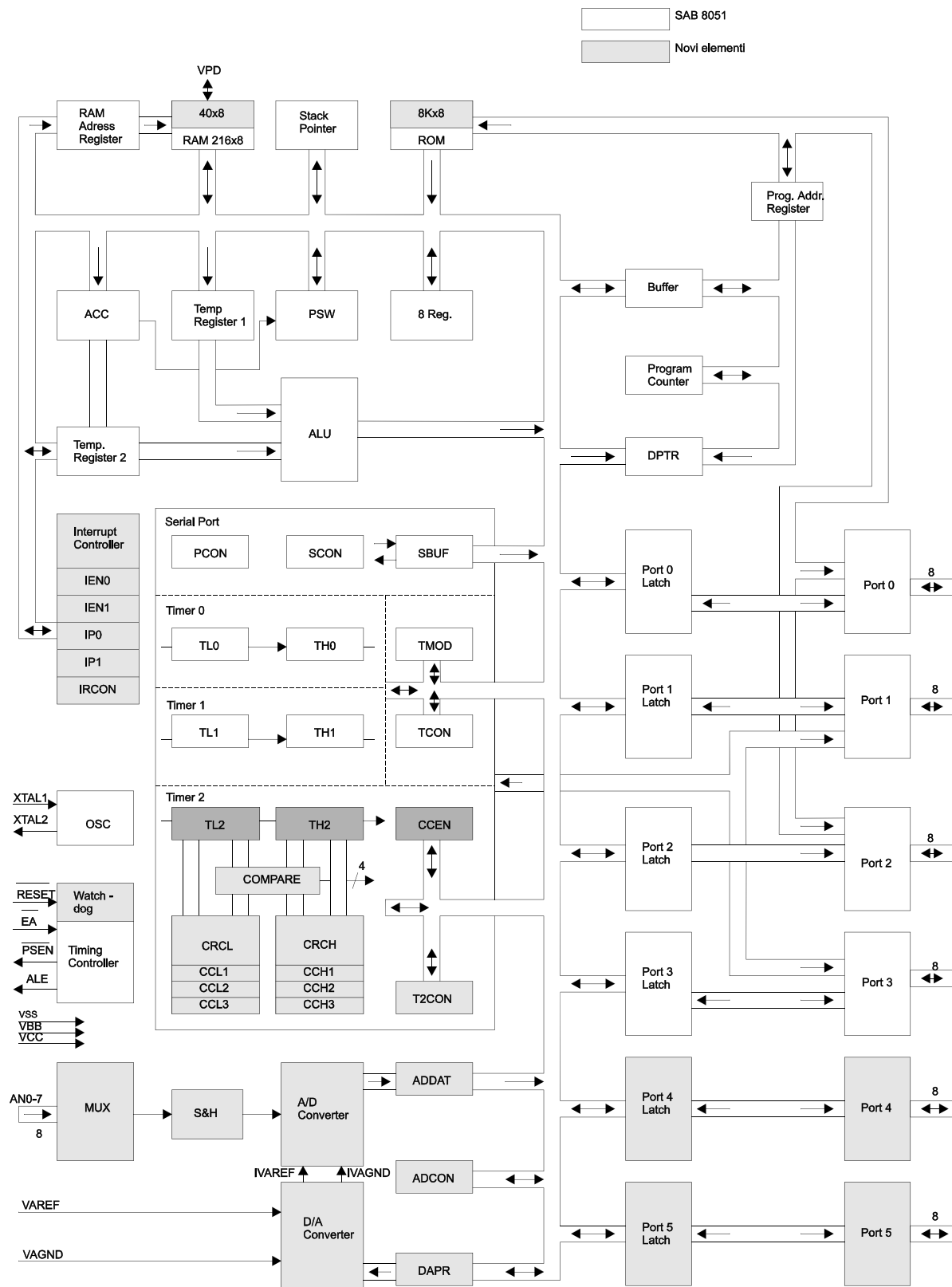
- integracija mikroprocesora I8051,
- CMOS tehnologija,
- mjerila vremena (timer 0-2),
- dvosmjerni port za serijsku komunikaciju,



Slika 1.8: Logički simbol mikrokontrolera SAB80535

- šest 8-bitnih paralelnih portova (P0 - P5), adresiraju se kao registri,
- ugrađeni oscilator, vanjski kristal (12 MHz),
- 12 izvora prekida (7 vanjskih i 5 unutarnjih) uz četiri razine važnosti, stog dubine do 256 bajta,
- integracija RAM memorije (256x8 memorijskih mjesta) i ROM memorije (samo kod SAB80515) veličine 8Kx8 memorijskih mjesta,
- sklopovlje za analogno-digitalnu pretvorbu podataka (A/D pretvornik, sklopovlje za uzorkovanje i pamćenje (eng. Sample & Hold), ulazni multipleksor koji prihvaća osam analognih ulaza te programabilni registri za određivanje referentnog napona (slika 1.11).





Slika 1.9: Funkcijski dijagram SAB80515

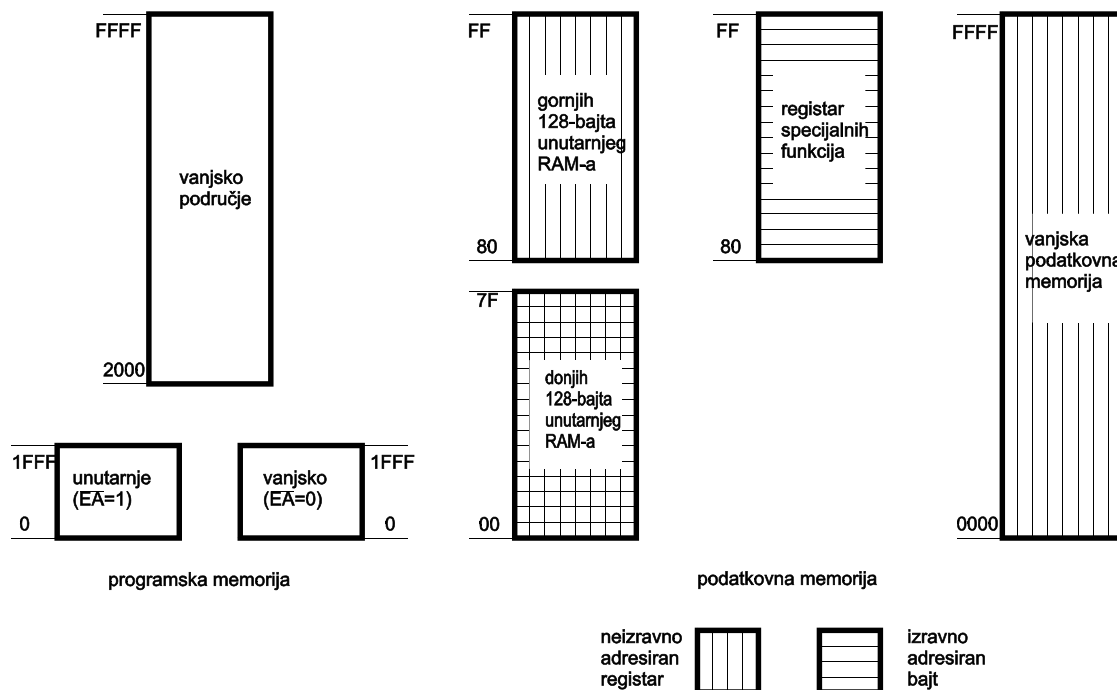
Zbog mogućnosti realiziranja kompletnog računala kao jednog čipa, tj. objedinjavanja ROM i RAM memorije, serijskih i paralelnih digitalnih ulaza-izlaza, generatora-mjerača vremenskih intervala te mogućnosti pretvorbe analognih ulaza u digitalne, područje primjene je široko. U kombinaciji sa jačim (16-bitnim) bratom SAB80166 to je jednočipno mikroračunalo prisutno u različitim područjima od automobilske industrije do mjernih uređaja za nadzor i prikupljanje podataka iz okoline.

SAB 80535 koristi četiri adresna prostora memorije (slika 1.10):

- do 64 Kbajta programske memorije (npr. vanjski EPROM),
- do 64 Kbajta memorije za podatke (npr. vanjski RAM),
- 256 memorijskih mjesta unutar čipa (za podatke),
- 128 adresa funkcijskih registara (eng. Special Function Register, SFR).

SAB 80515 razlikuje se u tome što već ima ugrađeno 8 Kbajta programske memorije s tvornički upisanim sadržajem (programom) za razliku od SAB 80535 koji nema ugrađenu programsku memoriju i pogodniji je za primjenu u izgradnji prototipova i malih serija ili tamo gdje je program veći od 8K pa ne stane u ROM inačicu.

Programska memorija adresira se preko 16-bitnog programskog brojala (PC-a), donjih 128 bajta unutrašnje RAM memorije i SFR memorija mogu se adresirati izravno dok se sve adrese osim SFR-a mogu adresirati i neizravno preko registara (slika 1.10). Koristi se pet različitih načina adresiranja, registarsko adresiranje, izravno, registarski-neizravno, neposredno (immediate) te preko indeksnog



Slika 1.10: Raspodjela memorijskog adresnog područja

registra.

SAB 80535 ima 41 Special Function Register (SFR). U tu grupu pripadaju aritmetički registri (A,B,PSW),

pokazivački registri (SP, DPH, DPL) te registri za vezu s vanjskim svijetom preko funkcija prisutnih na čipu (svi paralelni i serijski portovi, mjerači/generatori vremenskih impulsa, A/D pretvornici i dr.)

Serijska komunikacija moguća je na razne načine, sinkrono i asinkrono, potpuno dvosmjerna, uz konstantnu ili promjenjivu brzinu prijenosa. Zbog nedostatka ulazno/izlaznih vodova, za serijsku komunikaciju koriste se dijelovi porta 3 (kompromis između ukupnog broja U-I vodova i korištenih funkcija). U modu 0 definiran je sinkroni prijenos. Podaci serijski ulaze (izlaze) preko RxD voda, a TxD vod koristi se za prijenos takta. Šalje se ili prima 8 bitova, a brzina prijenosa je konstantna i iznosi 1/12 frekvencije oscilatora. Modovi 1, 2, 3 definirani su kao asinkroni prijenos s različitim brojem bitova podataka (mod 1 definira jedan start bit, jedan stop bit i osam bitova podataka uz brzine 4800 bita/s ili 9600 bita/s, mod 2 šalje ili prima 11 bita podataka uz brzinu prijenosa od 1/32 ili 1/64 frekvencije oscilatora, a mod 3 je kombinacija modova 1 i 2). Brzina prijenosa serijskim vodovima moguća je od 110 bita/s do 1Mbit/s.

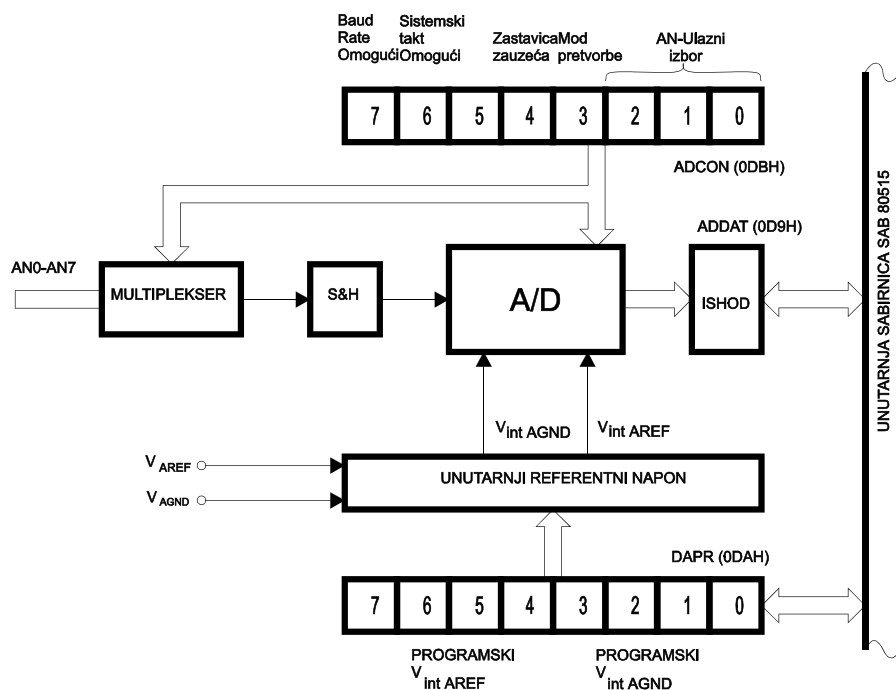
Ulazno/izlazni portovi su višenamjenski. Portovi 0 i 2 koriste se ili za ulaz-izlaz ili za pristup vanjskoj memoriji. U tom slučaju na portu 0 pojavljuju se multipleksirano donjih 8 bita adrese vanjske memorije i 8 bita podataka. Port 2 sadrži gornjih 8 bita adrese. Vodovi na portovima 1 i 3 su višenamjenski pa se koriste kao ulazno-izlazni vodovi ili vodovi različitih zahtjeva za prekid, upravljački signali za dohvat vanjske memorije, vodovi serijske komunikacije, i dr. Karakteristično je i to da je jedini port 0 pravi dvosmjerni port (logika tri stanja) dok preostali portovi imaju ugrađene otpornike (pull-up) pa iziskuju struju izvana da bi ih se postavilo u logičku nulu.

Prekidi su kod SAB80535 organizirani kao 6 parova (12 prekida) sa četiri razine prioriteta:

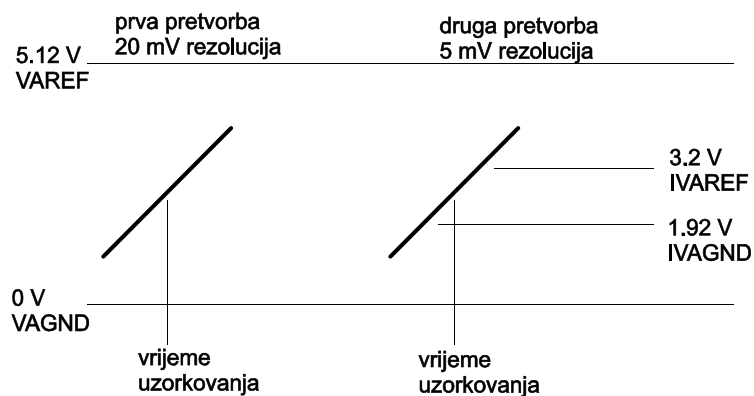
vanjski zahtjev za prekid 0	-	prekid od A/D pretvornika
mjerač vremena 0, zahtjev za prekid	-	vanjski zahtjev za prekid 2
vanjski zahtjev za prekid 1	-	vanjski zahtjev za prekid 3
mjerač vremena 1, zahtjev za prekid	-	vanjski zahtjev za prekid 4
prekid od serijske komunikacije	-	vanjski zahtjev za prekid 5
mjerač vremena 2, zahtjev za prekid	-	vanjski zahtjev za prekid 6

Prekidi se aktiviraju ovisno o tome kako su postavljeni registri koji omogućuju ili onemogućuju prekide. Svaki izvor prekida ima rezervirano memorijsko mjesto u programskoj memoriji od adrese 00H do 6BH.

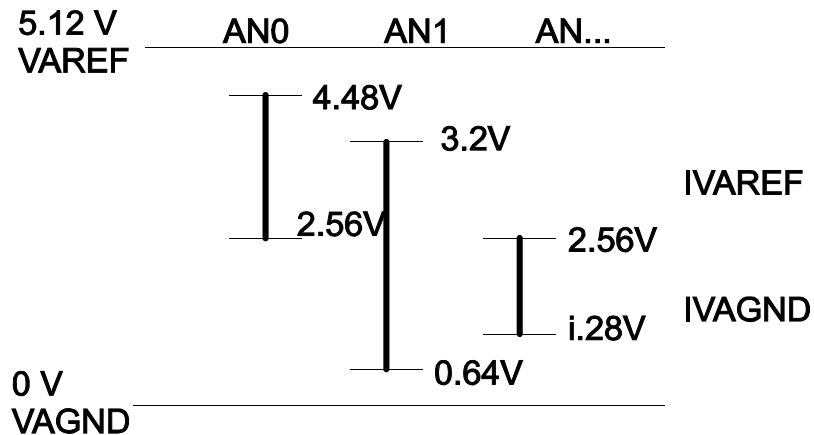
Naročitu primjenljivost ovog kontrolera za mjerno upravljačku namjenu omogućuje ugrađeni 8-bitni A/D pretvornik (slika 1.11) s 8 multipleksiranih analognih ulaza uz sample&hold koji zadržava vrijednost ulaznog signala. Programski je moguće odrediti referentni napon za A/D pretvorbu koja koristi metodu sukcesivne aproksimacije. Uz 12 MHz oscilator, vrijeme pretvorbe kreće se između 15 μ s i 29 μ s ovisno o tome da li treba podešavati referentni napon (pretvorba traje 15 μ s, a svako programsko podešavanje referentnih napona traje 7 μ s). Programiranje referentnih napona omogućuje bolju prilagodbu analognom izvoru čija se vrijednost pretvara. Obavljanjem druge pretvorbe postiže se veća točnost, ali u užim granicama referentnog napona (kao da je 10-bitni pretvornik) (slika 1.12, 1.13).



Slika 1.11: Funkcijski dijagram A/D pretvornika



Slika 1.12: Povećana točnost pretvorbe mijenjanjem referentnog napona



Slika 1.13: Različita naponska područja u A/D pretvorniku (SAB80535)

Postoji ukupno 111 naredaba od kojih je 49 jednobajtnih, 45 dvobajtnih i 17 trobajtnih. Svrstane su u četiri funkcionalne grupe:

- naredbe za prijenos podataka (prijenos opće namjene, specifični prijenos (akumulator ACC), prijenos 16-bitnog podatka u određeni registar),
- aritmetičke naredbe (zbrajanje INC, ADD, ADDC, DA), oduzimanje (SUBB, DEC), množenje (MUL, 8*8 bita), dijeljenje (DIV), zastavice,
- logičke naredbe (s jednim bitom, CLR, SETB, CPL i dr.), s dva bita (ANL, ORL, XRL) što omogućuje logički procesor,
- naredbe za kontrolu prijenosa (bezuvjetni pozivi, skokovi, uvjetni skokovi, povratak iz prekida i dr.).

Skup naredaba prilagođen je radu s podacima s obzirom na načine adresiranja i korištenja registara. Aritmetičke naredbe podržavaju samo 8-bitne operacije, ali postoji mogućnost rada u BCD aritmetici.

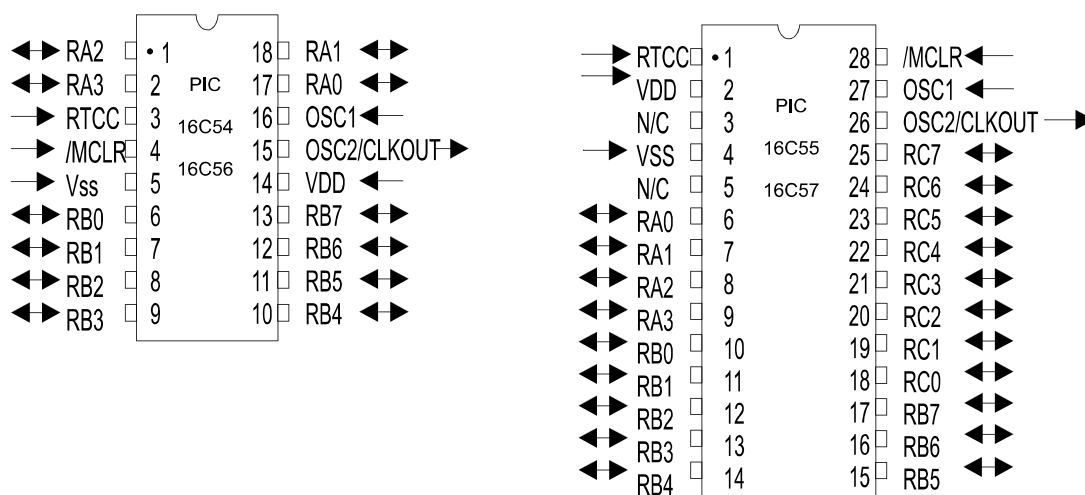
Microchip PIC16C54

Za razliku od aplikacija u kojima je potrebna velika količina podataka i složeno izračunavanje kao npr. u radnim stanicama, upravljačka mikroračunala okrenuta su brzom odzivu i bliskom kontaktu s okolinom. Naglasak je na objedinjavanju memorije i ulazno-izlaznih sklopova u isti čip s mikroprocesorom. Pri tome je važno osigurati lepezu proizvoda koji će zadovoljiti široko područje primjene. Tako tvrtka Microchip proizvodi novu generaciju mikroračunala čije arhitekture imaju naredbe duljine 12 bitova za najjednostavnije primjene (PIC16C54), 14 bitova za srednju klasu (PIC16C71) i 16 bitova za najvišu klasu (PIC17C4X) mikrokontrolera.

Familija PIC tvrtke Microchip tipičan je primjer jednočipnih upravljačkih mikroračunala. Za rad im je potrebno priključiti izvor napajanja (+5V), ali postoje inačice koje rade već pri naponu od 2.5V i mogu koristiti razne inačice oscilatora (od najjednostavnije kombinacije otpornik-kondenzator (RC) do složenijeg kristala ili kompletnog oscilatora za veće brzine rada (20 MHz)).

Za PIC jednočipno upravljačko mikroračunalo nije potrebno projektirati niti tiskanu pločicu dakle primjena je krajnje pojednostavnjena. Zbog svojih karakteristika i ideja koje objedinjuju novije pravce razvoja u ovom području, bit će im posvećeno više prostora.

Serijska PIC16C5X sastoji se iz većeg broja komponenata koje se razlikuju u izvedbi. EPROM (eng. Erasable Programmable Read Only Memory) označava da je u komponentu ugrađena memorija koja se

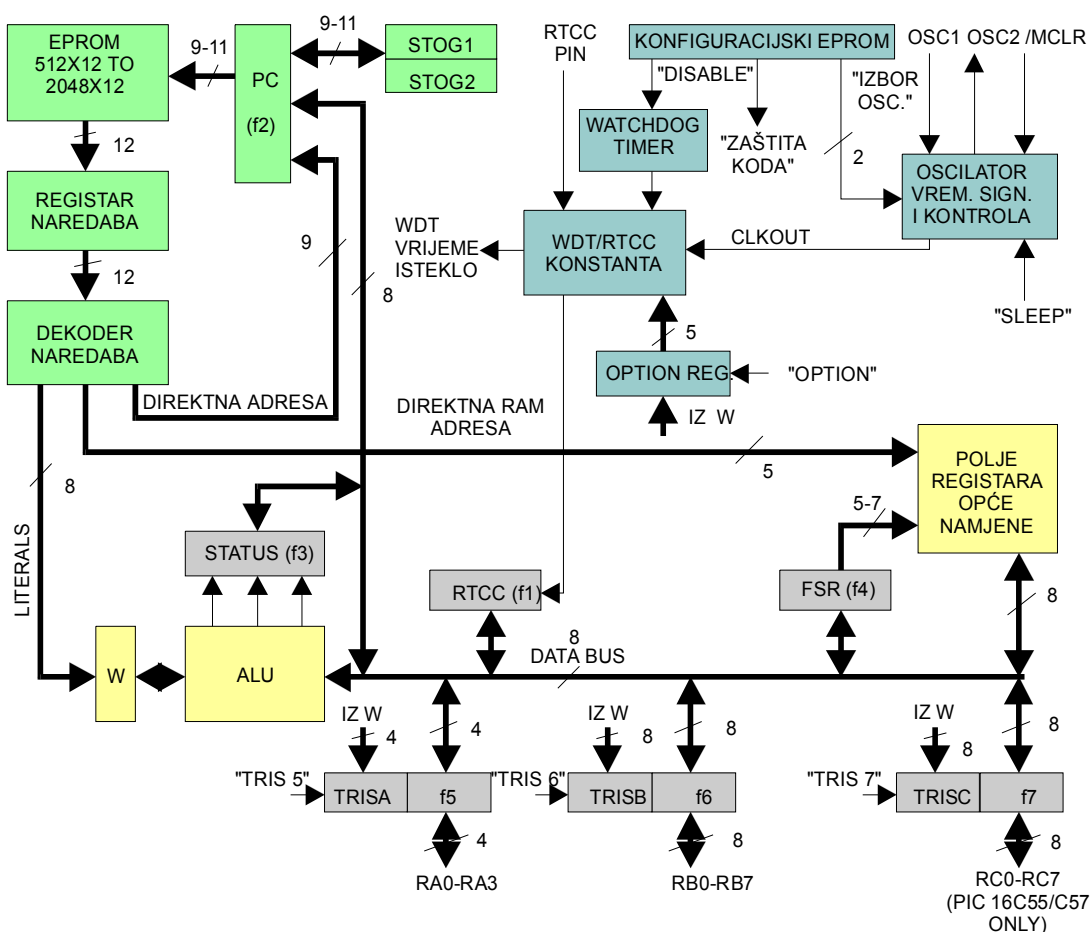


Slika 1.14: Raspored vodova za modele PIC16C54/56 i PIC16C55/57

može više puta programirati i brisati (ultraljubičastim svjetlom). Takva inačica PIC mikrokontrolera nešto je skuplja, ali je pogodna za razvoj prototipa. PROM (eng. Programmable Read Only Memory) je kratica za memoriju koja se da programirati samo jednom. Takva inačica mikroračunala naziva se još i OTP (eng. One Time Programmable) dakle jednom programirajiva i omogućuje da se konačan razvijeni program upiše u memoriju mikroračunala i trajno ostaje zapisan. Prednost je znatno niža cijena no ako program više ne odgovara namjeni, komponentu možemo baciti. Takva inačica PIC-a koristi se kao konačno rješenje. Inačice se razlikuju i po broju ulazno-izlaznih vodova (PIC16C54 ima ih 12, a PIC16C55 ima 20 ulazno-izlaznih pinova) te vanjskim elementima potrebnim za realizaciju oscilatora (RC, kristal, oscilator).

Osnovna razlika i specifičnost familije PIC16C5X u usporedbi s do sad spomenutim mikroročunalima je njezina arhitektura, a ukupno rješenje je osebujno zbog više razloga. Osnovna svojstva modela PIC16C54 su:

- mikroprocesor realiziran kao Harvard RISC procesor,
- ukupno ima 33 naredbe,
- sve naredbe su jednociklusne (200 ns) osim naredaba grananja koje su dvociklusne,
- brzina rada od 0 do 20 MHz (jedna naredba, 200 ns),
- 12-bitne naredbe (12 bitna programska memorija, 8-bitni putovi podataka - Harvard arhitektura),
- 512-2Kx8 EPROM memorija na čipu (PIC16C54 - PIC16C57),
- 25-72 x 8 registara opće namjene (SRAM),
- 7 registara specijalne namjene,
- 2 razine sklopovski izvedenog stođa,
- direktno, indirektno i relativno adresiranje za naredbe i podatke.



Slika 1.15: Funkcijski dijagram mikrokontrolera PIC 16C54

Svojstva vezana uz povezivanje s okolinom su:

- 12 (20 za model 16C57) ulazno-izlaznih pinova, svaki ima pojedinačnu kontrolu smjera,
- 8-bitno mjerilo-brojilo vremenskih impulsa (eng. Real Time Clock/Counter RTCC),
- ispravna inicijalizacija prilikom uključivanja na napajanje (eng. Power-on reset),
- kontrola ispravnosti rada (eng. Watch Dog Timer) s vlastitim RC oscilatorom ugrađenim na čipu,
- osigurač koji štiti sadržaj EPROM memorije od neželjenog čitanja,

- SLEEP mod rada koji štedi potrošnju,
- programski izbor oscilatora (jeftini RC, standardni kristal XT, kristal (oscilator) za visoke frekvencije HS te kristal za niske frekvencije i uštedu energije LP).

Tehnološka svojstva su:

- CMOS tehnologija (niska potrošnja uz velike brzine rada, do 20 MHz),
- potpuna statička izvedba svih sklopova (moć rad od 0 Hz pa na više),
- široka tolerancija napona napajanja (komercijalne izvedbe 3.0 V do 5.5 V, industrijske izvedbe 3.5 V do 5.5 V),
- mala potrošnja,
 - < 2 mA kod 5 V, 4 MHz,
 - 15 μ A kod 3 V, 32 KHz,
 - < 3 μ A u standby modu rada (čekanje na vanjski događaj kod 3 V, 0°C - 70°C).

Raspored vodova prikazan je na slici 1.14, a funkcijski dijagram na slici 1.15.

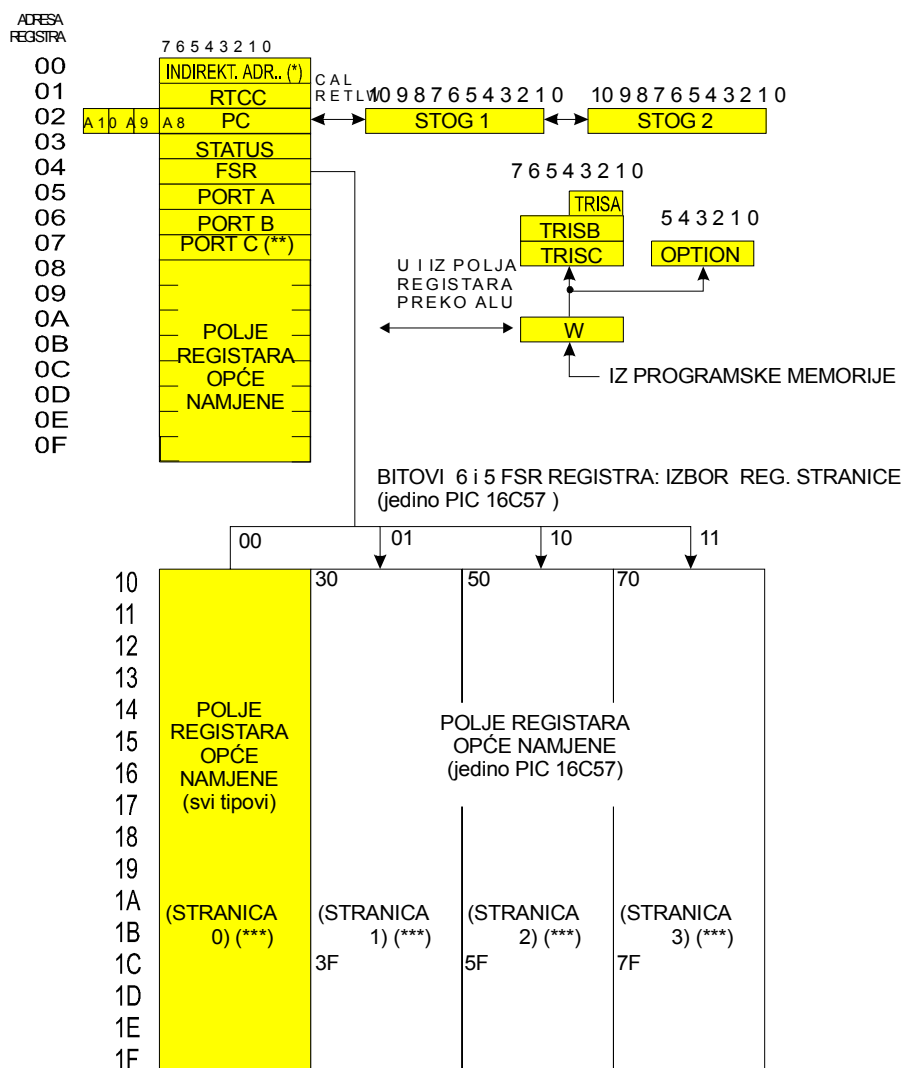
Iz prethodnog nabrojanja svojstava može se uočiti sva neobičnost i originalnost rješenja uz poštivanje i korištenje iskustava gradnje ekonomičnih računala u prošlosti.

RISC (eng. Reduced Instruction Set Computer) arhitektura omogućuje pojednostavljenje i smanjenje broja elemenata na čipu, a Harvard arhitektura koja odvaja tokove naredaba od tokova podataka omogućuje njihovo prilagođavanje stvarnim zahtjevima pa tako imamo 8-bitni podatkovni dio što ovo računalo svrstava u 8-bitna, ali i 12-bitne naredbe već viđene u jednom od najpopularnijih računala 60-tih godina PDP-8, tvrtke Digital. Tadašnji razlog, a i današnji je u tome što 12 bitova omogućuje zadavanje kompletne naredbe u jednoj riječi memorije što predstavlja uštedu u memorijskom prostoru (u usporedbi s 16 bitovnim i širim naredbama), dohvat i izvedbu u jednom pristupu memoriji (kod PIC-a je to ujedno i jedan ciklus izvođenja). Naravno to je moguće i zbog smanjenog skupa naredaba (RISC) i pojednostavljenog načina adresiranja te prilagodbe koda učestalosti izvođenja naredaba. Sama 12-bitna širina naredbe uz visoku simetričnost (naredbe su pravilne tj. odnose se na sve segmente mikroračunala) dvostruko smanjuje veličinu koda u usporedbi s 8-bitnim mikroračunalima iste kategorije. Relativno velik broj registara (slika 1.16) omogućuje postojanje isključivo naredaba LOAD i STORE za komunikaciju između procesorskog i memorijskog dijela čipa, što je jedna od osnovnih karakteristika RISC arhitekture. Lakoća korištenja i pamćenja naredaba značajno smanjuju vrijeme i cijenu razvoja.

Neupućeni korisnik iznenadit će se saznajući da u osnovnom modelu PIC-a **ne postoji način komuniciranja s okolinom kao što je zahtjev za prekid**, no ulazeći dublje u proučavanje arhitekture i svojstava PIC-a pokazuje se da to nije ključno jer zbog brzine i načina rada zahtjev za prekid možemo realizirati programski, ali će to biti sporije nego da u uvjetnom prijenosu pratimo događanja na ulazno-izlaznim vodovima i reagiramo na njihove promjene.

U korištenju 18-pinske komponente veličine jednog TTL čipa potrebno je promijeniti način razmišljanja i pristup rješavanju postavljenog problema pa će na pitanje kako to da PIC nema modul za serijsku komunikaciju, odgovora biti više kao npr.:

- serijsku komunikaciju moguće je ostvariti programski,
- uzevši u obzir dimenzije i ukupne karakteristike PIC-a, možemo u istom modulu uzeti dva i više

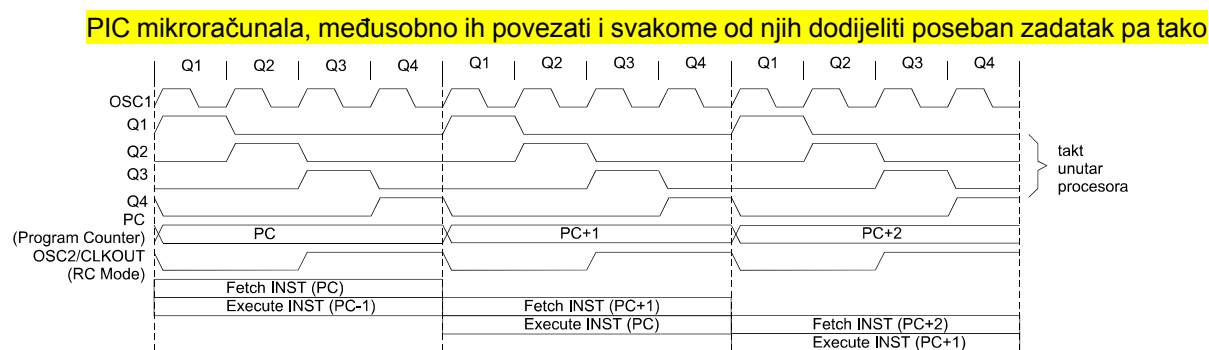


(*) nije fizički izveden

(**) f7 je registar opće namjene kod PIC 16C54/56

(***) stranica 0 prisutna je kod svih PIC modela
stranice 1,2,3 prisutne su kod PIC 16C57

Slika 1.16: Polje registara mikrokontrolera PIC 16C54



Slika 1.17: Dohvat i izvođenje naredaba za familiju PIC

jedan PIC može preuzeti ulogu serijske komunikacije ili neku drugu.

Do sad navedeni podaci ukazuju na područje primjene PIC-a koje je definitivno u jednostavnim upravljačkim i nadzornim funkcijama u kojima karakteristike PIC-a maksimalno dolaze do izražaja. Osim integracije mikroračunalnih modula u jedan čip dodano je i niz modula pogodnih za upravljačke namjene. Inačice PIC-a s ugrađenim A/D pretvornikom, inicijalizacijski postupak prilikom uključivanja na napajanje koji smanjuje potrebu za vanjskim sklopovima za istu namjenu, različiti tipovi oscilatora prilagodivi namjeni od LP (eng. Low Power) namijenjenih uštedi energije (baterijsko napajanje) do RC (eng. Resistor Capacitor) jednostavno korištenje otpornika i kondenzatora i time znatna ušteda u cijeni. Također postoji i mod rada SPAVAJ (eng. SLEEP), sklopovlje za nadgledanje ispravnosti izvođenja programa (eng. Watchdog Timer) te osigurači za zaštitu programskog koda od neovlaštenog čitanja što ukupno doprinosi manjoj potrošnji, cijeni izvedbe uz povećanu pouzdanost rada.

Koristiti mikroračunalo ovakvih svojstava nema smisla u primjenama koje zahtijevaju veliki memorijski prostor za pohranu podataka jer arhitektura PIC-a ne dozvoljava proširenje sustava s dodatnim komponentama (memorije i dr.). Postoji međutim niz primjena od pokretnih telekomunikacijskih uređaja do upravljanja brzinom vrtnje motora, te područja o kojima se prije nije niti razmišljalo kao npr. zamjena za popratnu logiku u složenijim mikroračunalnim sustavima, dijelovima vanjskih jedinica (npr. miš), upravljanja tipkovnicama, LCD pokaznicima. Bez pretjerivanja možemo reći da je moguća ugradnja i u kemijsku olovku i u stolnu lampu koju ćemo isprogramirati kad se treba uključiti, a kad isključiti.

Opis arhitekture

Arhitektura familije PIC16C5X temelji se na konceptu polja registara (većeg broja registara), odvojenih tokova naredaba i podataka (Harvard arhitektura) pri čemu je u konkretnom slučaju sabirnica podataka 8-bitovna, a sabirnica naredaba 12-bitovna. Kod jačih PIC modela ta je sabirnica 14-bitovna ili 16-bitovna. Ovaj koncept uz ugradnju RISC ideja omogućuje mali broj jednostavnih ali brzih i snažnih naredaba koje obavljaju akcije s bitovima, bajtovima i registerske operacije velikom brzinom, te uz uvođenje preklapanja (dohvata i izvođenja) gotovo sve u jednom ciklusu (slika 1.17).

Izvođenje naredbe

Ulazni takt (vod OSC1 na čipu) dijeli se unutar komponente na četiri nepreklapajuća takta Q1, Q2, Q3 i Q4. Na svaku pojavu takta Q1, uveća se programsko brojiilo (PC) za jedan i počinje dohvat nove naredbe iz memorijskog područja u procesor. Ta se aktivnost završava pojavom takta Q4 čime je kod nove naredbe smješten u registar naredbe. Kod naredbe dekodira se i izvodi za vrijeme sljedećih Q1 do Q4 taktova paralelno s dohvaćanjem koda sljedeće naredbe. Dohvat i izvođenje naredaba prikazano je na slici 1.17.

Aritmetičko-logička jedinica

Aritmetičko-logička jedinica (eng. Arithmetic Logic Unit - ALU) obavlja aritmetičke i logičke (Booleove) operacije između podatka pohranjenog u radnom registru (W) koji pripada ALU jedinici i podatka u bilo kojem registru iz polja registara (eng. file register). ALU jedinica također obavlja operacije nad jednim operandom smještenim ili u W registru ili u registru iz polja registara.

Programska memorija

Programska memorija za mikroračunalo PIC16C5X širine je 12 bita. Fizički se nalazi na samom PIC čipu. Veličina memorije ovisi o modelu (od 512 memorijskih mjesta do 2K (2048 memorijskih mjesta)). Neposredno se može adresirati stranica memorije veličine 512 memorijskih mjesta, a postavljanjem bita 5 i 6 u status registru (f3), odabire se jedna od četiri raspoložive stranice (ako fizički postoje što također ovisi o modelu PIC-a). Naredbe upisane u programsku memoriju omogućuju neposredno, posredno i relativno adresiranje, testiranje pojedinih bitova registara, ispitivanje uvjeta, skok na određeno mjesto u programskoj memoriji, poziv potprograma (postoje dvije razine sklopovski izvedenog stoga što omogućuje jednostavno korištenje potprograma). Za EPROM inačice PIC-a programiranjem memorije određuje se tip oscilatora (RC, XT, HS, LP).

OTP (eng. One Time Programmable) je naziv za PIC inačice čija se memorija može programirati samo jednom (memorija je tipa PROM (eng. Programmable Read Only Memory). OTP čipovi pogodni su za upis i izvođenje već razvijenih (konačnih) programa. Kod njih je tip oscilatora određen tvornički i korisnik mora prilikom nabave označiti inačicu PIC-a koju želi.

Osim upisivanja programa, korisnik programiranjem memorije može isključiti logiku koja nadzire ispravno izvođenje programa (WDT) i aktivirati logiku zaštite koda (programa) od neovlaštenog čitanja (kopiranja). U memoriju je također moguće upisati 16 bita koda za buduću identifikaciju sadržaja memorije (ID).

Za velike serije postoje inačice QTP (eng. Quick Turnaround Production) u kojoj se sadržaj memorije određuje tvornički i time obzava postupak programiranja.

Registarsko polje i pripadne funkcije

8-bitovna sabirnica povezuje dvije funkcionalne cjeline: polje registara i aritmetičko-logičku jedinicu. Polje registara sastoji se iz do 80 registara koje je moguće adresirati uključujući i ulazno-izlazne portove (registre). Pri tome je polje registara podijeljeno na stranice veličine 16 bajtova. U jednom trenutku moguće je adresirati 32 bajta RAM memorije (8 specijalnih registara + 8 registara opće namjene na osnovnoj stranici (adrese 00H-0FH)) te 16 registara na sljedećoj stranici (u slučaju inačice PIC16C5X to su adrese 10H do 1FH) (slika 1.16). Do podataka se može doći direktnim adresiranjem, indirektnim adresiranjem preko registra "f4", te neposrednim adresiranjem korištenjem skupa znakovnih naredaba (eng. literal) koje uzimaju podatak iz memorijskog područja preko "W" registra.

Registarsko polje podijeljeno je u dva dijela:

- polje registara (8) koji obnašaju neke specijalne operacije (funkcije),
- polje registara opće namjene (8).

Registri koji obnašaju neke specijalne funkcije su:

- brojilo impulsa RTCC (eng. Real Time Clock Counter),
- programsko brojilo PC (eng. Program Counter),
- status registar STATUS,
- ulazno-izlazni portovi (registri) A(4-bitni), B(8-bitni), C(samo C55/57),
- registar za adresiranje stranice memorije FSR (eng. File Select Register),
- kontrola konfiguracije ulaza-izlaza i konstanti (opcija) npr. u RTCC i drugim registrima.

Registri opće namjene koriste se za podatke i upravljačke informacije pod kontrolom naredaba.

Specijalni registri imaju sljedeće funkcije:

f0 - posredno adresiranje (eng. Indirect Data Addressing)

f0 se koristi za posredno adresiranje podataka. Taj registar fizički ne postoji ali njegovim adresiranjem donjih 5 bitova registra FSR (eng. File Select Register) postaje adresa registra (8-bitnog) u kojem se nalazi podatak (na taj način moguće je adresirati 32 registra).

f1 - (engl. Real Time Clock/Counter Register (RTCC))

f1 može se koristiti kao bilo koji drugi registar. Dodatno sadržaj tog registra može se uvećavati na pojavu signala (brida) na vodu RTCC. Također je moguće uvećavati sadržaj registra na unutrašnji signal CLKOUT koji je u stvari 1/4 frekvencije oscilatora ($f_{osc}/4$). Način rada RTCC sklopovlja prikazan je na slici 1.18 i 1.19. Bit RTS (engl. Real Time Source) u registru OPTION određuje izvor ulaznih taktnih impulsa:

- RTS=1 određuje kao izvor signal na vodu RTCC. U tom slučaju bit 4 OPTION registra određuje da li će registar (RTCC) biti uvećan na ulazni (RTE=0) ili silazni (RTE=1) brid,
- RTS=0 određuje kao izvor oscilator. Frekvencija oscilatora dijeli se s četiri. RTE i OPTION registar nemaju značenje. U ovom načinu rada RTCC vod potrebno je spojiti na Vdd(+) ili Vss(-) kako ne bi došlo do nepredviđenih situacija i smanjila se potrošnja čipa.

f2 - Programsko brojilo (eng. Program Counter PC)

Programsko brojilo generira adresu za do 2048 memorijskih mjesta na čipu. Ovisno o inačici PIC-a, PC registar (f2) veličine je 9 - 11 bita (PIC16C54/PIC16C55 9 bita, PIC16C56 10 bita, PIC16C57 11 bita). Početak izvođenja kod uključivanja na napajanje (inicijalizacije) je od memorijske pozicije 0. Naredba GOTO neposredno puni donjih 9 bita PC registra (PC<8:0>). Kod složenijih inačica gornja dva bita (PC<10:9>) pune se iz PA1, PA0 (bit 6,5) status registra. Na taj način GOTO uvijek određuje pravu adresu bez obzira na kojoj je stranici memorije.

CALL naredba puni osam bita PC-a neposredno. Deveti bit postavlja se na 0, sadržaj PC-a uvećan za 1 sprema se na stog, a gornja dva bita PC-a (PC<10:9>) pune se iz PA1, PA0 (bit 6,5 status registra). Potprogrami su dakle mogući na donjim polovicama stranica memorije (256 memorijskih mjesta). To se odnosi i na sve naredbe koje upisuju sadržaj u PC.

Stog

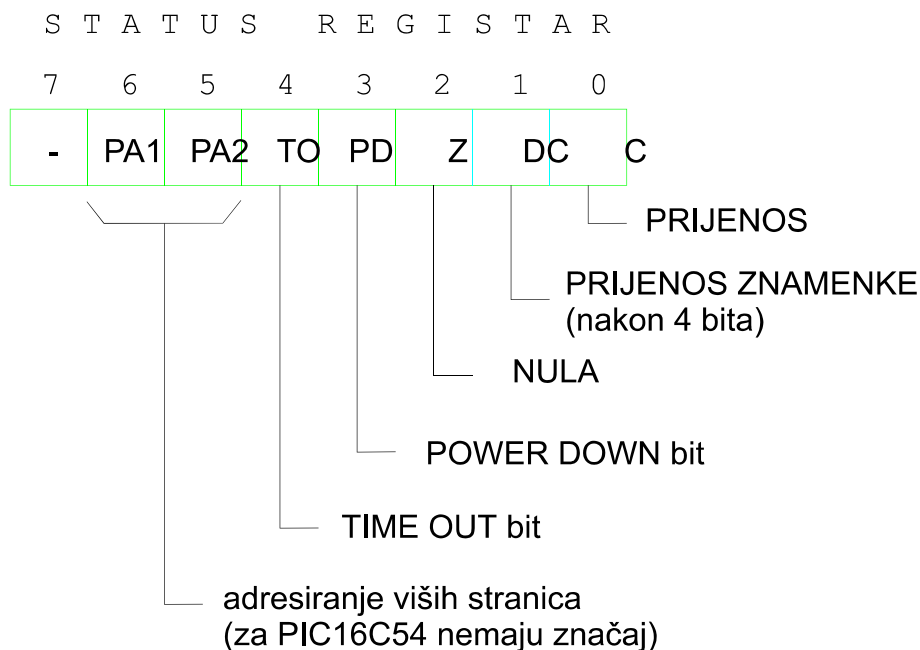
Ugrađene su dvije razine sklopovskog push/pop stoga. Postoje li više od dva poziva potprograma, čuvaju se povratne adrese samo za zadnja dva. Stog ima istu širinu riječi kao i PC. Naredbe koje koriste stog su CALL i RETLW. Prilikom izvođenja naredbe RETLW u W registar bit će upisan znak (8-bitna vrijednost) zadan uz RETLW naredbu što je pogodno za izgradnju podatkovnih tablica unutar programske memorije.

f3 - Registar statusa (eng. Status Word Register SWR)

Unutar mikrokontrolera postoji niz aktivnosti o kojima se vodi briga. STATUS registar (slika 1.20) predstavlja skup zastavica (eng. flag) koje obavještavaju o stanju i aktivnostima procesora i trenutno aktivne naredbe. Osam bita određuje sedam informacija (stanja) kao što su:

f3<0>	CARRY bit (C),
f3<1>	DIGIT CARRY BIT (DC),
f3<2>	ZERO bit (Z),
f3<3>	Power Down (PD),
f3<4>	TIME OUT bit (TO), WDT ga postavlja na 0,
f3<5:6>	dva bita opće namjene koja određuju tip PIC-a (veličinu programske memorije),
f3<7>	bit ostavljen za buduća proširenja.

Svima osim PD i TO signala može se mijenjati sadržaj. Za to je dobro koristiti naredbe BCF, BSF, MOVWF.



Slika 1.20: STATUS registar

Status isteka vremena (Time Out) i nestanka napajanja (Power Down) mogu se testirati kako bi se saznao razlog za inicijalizaciju PIC-a. Razlog može biti priključak na napajanje, buđenje iz moda spavanja (SLEEP) ili prekid nadzornog sustava (WDT) i početak (inicijalizacija).

f4 - Registar izbora polja registara (eng. File Select Register FSR)

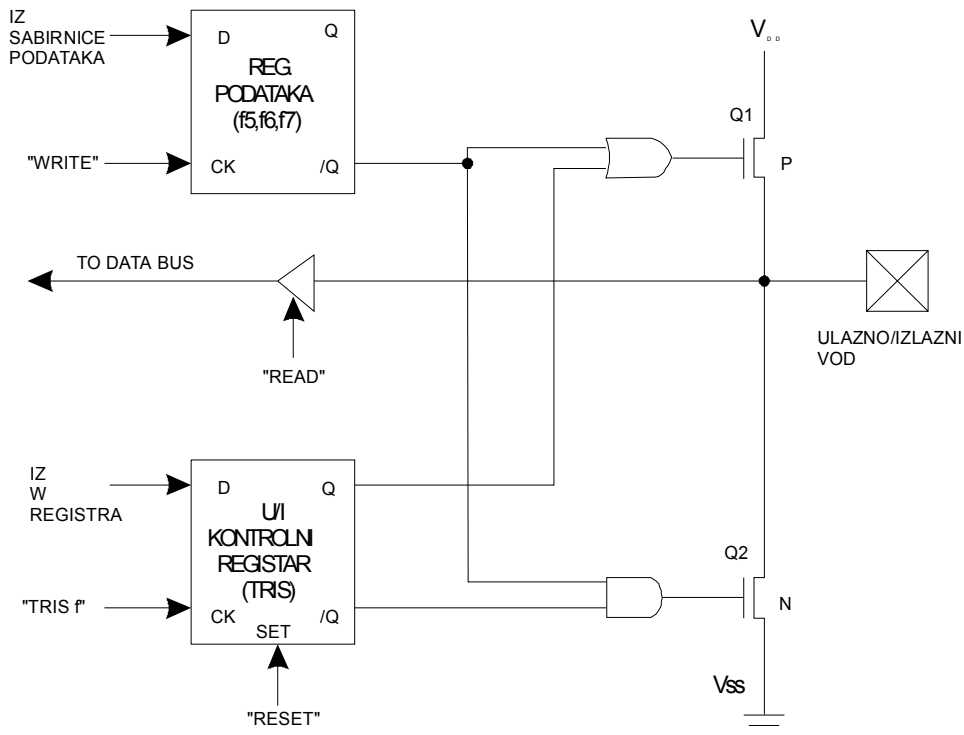
FSR registar u posrednom adresiranju pokazuje na konačnu adresu (registar). U tom adresiranju sudjeluju bitovi 0-4 koji određuju jedan od 32 registra. Ako se ne koristi posredno adresiranje, FSR koristi se kao 5-bitni registar opće namjene. Bitovi 5-7 koriste se u izboru memorijskih stranica kod inačica PIC-a s većim memorijskim područjem.

f5, f6, (f7) - Ulazno-izlazni registri - portovi (eng. Input/Output Ports)

Inačica PIC16C54 ima dva porta A(4 bita - registar f5) i B(8 bita - registar f6). Složenije inačice (PIC16C55) imaju veći broj vodova u većem kućištu pa je kod njih ugrađen i port C (8 bita - registar f7). Navedeni registri (f5, f6, f7) isti su kao i svi ostali registri osim što su vezani s ulazno-izlaznim vodovima na način prikazan na slici 1.15 i 1.21. Registri A, B, (C) mogu biti u ulaznom modu (stanje visoke impedancije) te u izlaznom modu. Smjer porta određuje se naredbom TRIS (TRIS određuje stanje kontrolnih registara koji upravljaju smjerom prijenosa podataka za pojedini port). Ako je u odgovarajućem TRIS registru za određeni vod (pin) stanje 1, odgovarajući vod je ulazni, ako je u kontrolni registar TRIS upisana 0, vod je izlazni (slika 1.21). Sadržaj ulaza (f5, f6, (f7)) uvijek se može čitati. U ulaznom modu sadržaj registara mijenja se ovisno o stanju na ulaznim vodovima. Pravi ulazni podatak dobiva se u trenutku izvođenja naredbe za čitanje s ulaznih vodova (npr. MOVF 6,W). Izlazi imaju pomoćnu memoriju (bistabile) koja pamti izlazni podatak sve do njegove promjene.

Osnovni skup naredaba

Svaka naredba je 12-bitna i sastoji se iz nekoliko cjelina. Operacijski kod (kod naredbe određuje tip naredbe, a uz njega postoji jedan ili dva operanda koji detaljnije objašnjavaju pojedinu naredbu. Skup PIC naredaba (33) prikazan je u tablici 1.1. Postoje naredbe koje se odnose na bajtove, bitove, konstante (znamenke) te upravljačke funkcije. Za bajt orijentirane naredbe kojih ima 18, oznaka f određuje registre



Slika 1.21: Veza U/I registara i U/I vodova (pinova)

polja (eng. file registers), a d određuje odredište (eng. destination). Za bit orijentirane naredbe kojih ima 4, b označava polje bitova tj. adresu bita unutar pojedinog registra (dovoljna su 3 bita adrese). Za 11 upravljačkih i znakovno orijentiranih naredaba, k predstavlja 8-bitnu ili 9-bitnu konstantu (znamenku).

Povezivanje naredaba u suvisle cjeline prikazano je na sljedećim primjerima:

Primjer 1: Na osam izlaznih vodova treba se pojavljivati pravokutni signal. PIC to može riješiti vrlo jednostavno:

```

CLRW          // 0 -> W
TRIS 6        // port B je izlazni
MOVLW 170     // W = 10101010
MOVWF 6       // W -> port B
A1  RRF 6,1   // port B rotira
GOTO A1       // neprekidno

```

Kao izlazni registar u ovom primjeru koristi se f6 (port B). Nad njim je moguće primjeniti naredbe s 8-bitnim operandom (RRF, SWAP) što kod registra f5 (4 bita) nije moguće. Registar f6 inicijalizira se preko registra W. Prve dvije naredbe upisuju sve nule u kontrolni registar TRISB (kontrola za f6) čime se svi vodovi postavljaju u izlazni mod. Početna vrijednost koja se upisuje u izlazni registar je naizmjenična kombinacija nula i jedinica (170(10)=10101010(2)). Naredbom MOVWF 6 upisuje se navedena kombinacija, sadržaj registra W u izlazni registar f6 (port B). Nakon toga program ulazi u beskonačnu petlju u kojoj se izvodi naredba RRF 6,1 koja rotira registar f6 za jedno mjesto u desno. Naredba RRF je jednociklusna, a

naredba GOTO (skok) je dvociklusna. Svaki ciklus sastoji se iz četiri takta. Dakle petlja traje 12 taktova. Kako su za jednu periodu izlaznog signala potrebna dva prolaska kroz petlju to čini ukupno 24 takta oscilatora. Uz frekvenciju kristala oscilatora od 4 MHz, period izlaznog signala iznositi će 24×250 ns, dakle 6 μ s. Uz frekvenciju oscilatora od 20 MHz, izlazni signal mijenja se frekvencijom od 24×50 ns, dakle 1.2 μ s.

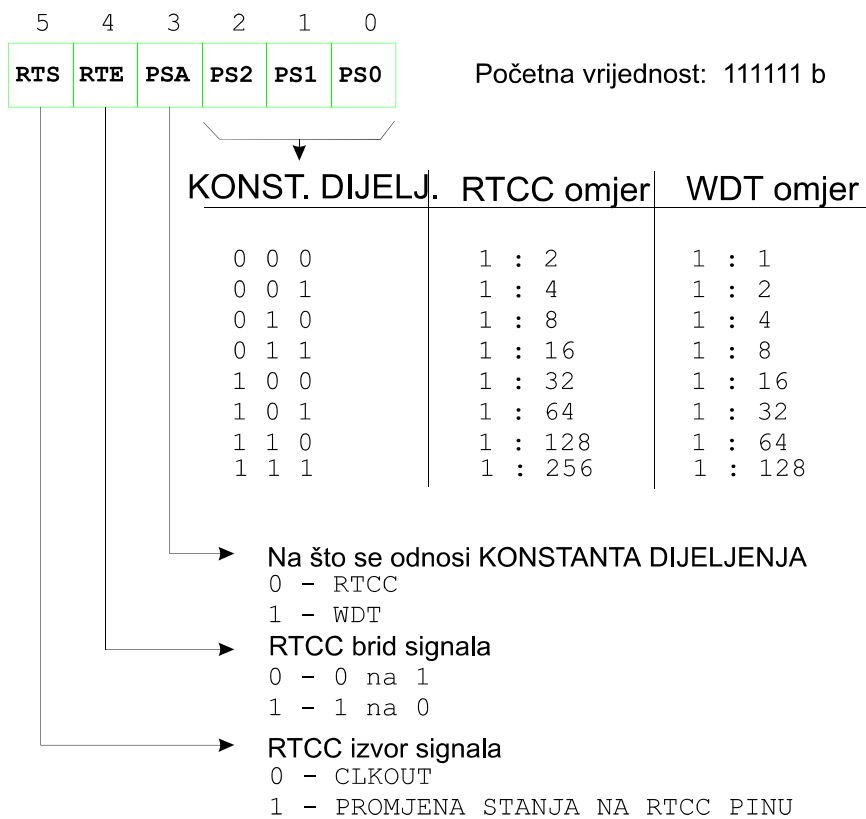
U primjeru 2 uvodi se ulazna jedinica koja uključuje ili isključuje izlazni oscilator:

```
        MOVLW    0
        TRIS     6           // port B je izlazni
        MOVLW    240
        MOVWF    6           // početna vrijednost B = 11110000
A1      SWAP     6,1         // zamijeni kvartete
A2      BTFSC   5,0         // da li je port A bit 0 u nuli?
        GOTO    A1          // je
        BTFSS   5,0         // da li je port A bit 0 u jedinici?
        GOTO    A2          // je
        GOTO    A1
```

Prve dvije naredbe postavljaju port B (f6) u izlazni mod. Port A (f5) uključivanjem na napajanje automatski ulazi u stanje visoke impedancije (ulazni mod), pa ga ne treba inicijalizirati. Početna vrijednost izlaznog registra su četiri jedinice i četiri nule. Promjena stanja na izlaznim vodovima obavlja se naredbom SWAP koja zamjenjuje gornja i donja četiri bita izlaznog registra. Naredba BTFSC 5,0 čita bit 0 registra f5 i preskače sljedeću naredbu ako je stanje bita NULA. Naredba BTFSS 5,0 čita bit 0 registra f5 i preskače sljedeću naredbu ako je bit u JEDINICI. Petlje u programu ne rade ništa ako je bit 0 porta A u NULI, a zamjenjuju kvartale (oscilator) tako dugo dok je bit 0 porta A u JEDINICI.

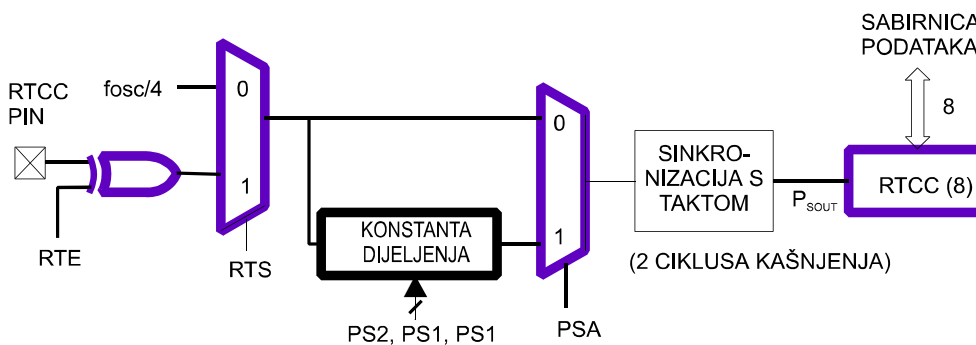
Primjer 3 generira nesimetričan izlazni signal, a njegovo trajanje ovisno je o datoj kombinaciji na ulaznom portu:

```
        MOVLW    254
        TRIS     6
        MOVF     5,0
        MOVWF    7
A1      BSF     6,0
        BCF     6,0
        MOVLW    1
        MOVWF    1
        MOVLW    3
        OPTION
A2      MOVF     1,0
        BTFSS   3,2
        GOTO    A2
        DECFSZ  7,1
        GOTO    A1
```



Slika 1.18: OPTION registar

U ovoj programskoj cjelini koristi se samo jedan izlazni bit porta B (RB0) i svi bitovi ulaznog porta A. Naredbom MOVF 5,0 premješta se sadržaj ulaznog porta u registar W. Naredbom MOVWF 7 premješta se sadržaj registra W u registar f7 koji u ovom slučaju (PIC-16C54) nije ulazno-izlazni već registar opće namjene. Naredbama BSF, BCF postavlja se u JEDAN odnosno NULA bit 0 registra f6. Izlazno stanje JEDINICE traje samo jedan ciklus (jedna naredba). Izlazno stanje NULA je promjenljivog trajanja. Dužina trajanja periode je umnožak vrijednosti porta A i konstante koju definira vrijednost RTCC-a (f1 registar), vrijednost njegova područja dijeljenja (eng. prescaler) upisanog u OPTION registar i frekvencije oscilatora



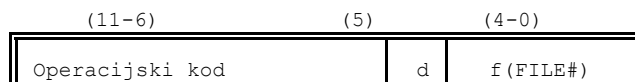
1. Bitovi RTE, RTS, PS2, PS1, PS0 nalaze se u OPTION registru.
2. Konstantu dijeljenja koristi i sklop za kontrolu rada (WDT).

Slika 1.19: Funkcije RTCC registra (mjerjenje vremena)

(slika 1.19).

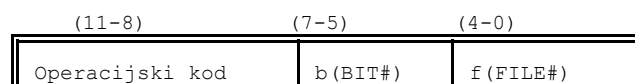
Skup naredaba:

Originalna oznaka za registre opće namjene, specijalne registre, ulazno-izlazne portove je f(FILE), a adresa odredišta d(DESTINATION).

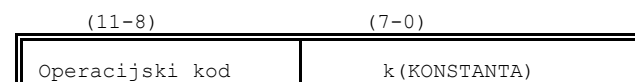
OPERACIJE S REGISTRIMA

d=0 za odredište W, d=1 za odredište f

Binarni kod	(HEX.)	Mnem.	Oper.	Naziv (originalni)	Operacija	Status	
0000	0000	0000	000	NOP	No Operation	Ništa	None
0000	001f	ffff	02f	MOVWF f	Move W to f	W->f	None
0000	0100	0000	040	CLRWF	Clear W	0->W	Z
0000	011f	ffff	06f	CLRF f	Clear f	0->f	Z
0000	10df	ffff	08f	SUBWF f,d	Subtract W from f	f-W->d(f+/W+1->d)	Z
0000	11df	ffff	0Cf	DECF f,d	Decrement f	f-1->d	C,DC,Z
0001	00df	ffff	10f	IORWF f,d	Incl. OR W and r	W v f -> d	Z
0001	01df	ffff	14f	ANDWF f,d	AND W and f	W & f -> d	Z
0001	10df	ffff	18f	XORWF f,d	Excl. OR W and f	W xor f -> d	Z
0001	11df	ffff	1Cf	ADDWF f,d	Add W and f	W+f->d	C,DC,Z
0010	00df	ffff	20f	MOVF f,d	Move f	f->d	Z
0010	01df	ffff	24f	COMF f,d	Complement f	/f->d	Z
0010	10df	ffff	28f	INCF f,d	Increment f	f+1->d	Z
0010	11df	ffff	2Cf	DECFSZ f,d	Decr. f, Skip if 0	f-1->d, preskoči ako	None
0011	00df	ffff	30f	RRF f,d	Rotate right f	f(n)->d(n-1),C->d(7),f(0)->C	C
0011	01df	ffff	34f	RLF f,d	Rotate left f	f(n)->d(n+1),C->d(0),f(7)->C	C
0011	10df	ffff	38f	SWAPF f,d	Swap halves f	f(0-3)<->f(4-7)->d	None
0011	11df	ffff	3Cf	INCFSZ f,d	Incr. f, Skip if 0	f+1->d, preskoči ako 0	None

OPERACIJE S BITOVIMA

Binarni kod	(HEX)	Mnem.	Oper.	Naziv (originalni)	Operacija	Status	
0100	bbbf	ffff	4Bf	BCF f,b	Bit Clear f	0->f(b)	None
0101	bbbf	ffff	5Bf	BSF f,b	Bit Set f	1->f(b)	None
0110	bbbf	ffff	6Bf	BTFSC f,b	Bit Test f, Skip if 0	Ako bit b u reg.f 0, preskoči	None
0111	bbbf	ffff	7Bf	BTFSS f,b	Bit Test f, Skip if 1	Ako bit b u reg.f 1, preskoči	None

OPERACIJE SA KONSTANTAMA I KONTROLNE OPERACIJE

Binarni kod	(HEX)	Mnem.	Oper.	Naziv (originalni)	Operacija	Status	
0000	0000	0010	002	OPTION	Load OPTION reg.	W->OPTION registar	None
0000	0000	0011	003	SLEEP	Go into standby	0->WDT, zaustavi osc.	TO,PD
0000	0000	0100	004	CLRWDT	Clear Watchdog timer	0->WDT	TO,PD
0000	0000	0fff	00f	TRIS f	Tristate port f	W->I/O kontrolni reg. f	None
1000	kkkk	kkkk	8kk	RETlw k	Return, Literal in W	k->W, Stog->PC	None
1001	kkkk	kkkk	9kk	CALL k	Call subroutine	PC+1->Stog, k->PC	None
101k	kkkk	kkkk	Akk	GOTO k	Go To k (k is 9 bit)	k->PC(9 bita)	None
1100	kkkk	kkkk	Ckk	MOVLW k	Move Literal to W	k->W	None

1101	kkkk	kkkk	Dkk	IORLW	k	Incl.OR	Literal and W	k v W -> W	Z
1110	kkkk	kkkk	Ekk	ANDLW	k	AND	Literal and W	k & W -> W	Z
1111	kkkk	kkkk	Fkk	XORLW	k	Excl.OR	Literal and W	k XOR W -> W	Z

20.1.3 ZAKLJUČAK UZ PRVU CJELINU

Za uspješno povezivanje računala i procesa nužno je shvatiti što se događa u procesu, kako dobiti sve signale iz procesa kao električke veličine pogodne za prihvatanje od mikroračunala te kako izabrati pravu arhitekturu mikroračunala koja će se dobro uklopiti u sve zahtjeve procesa.

Ovo poglavlje ukazuje na mogućnosti i pristup rješavanju ovog zadnjeg uvjeta, kako izabrati pravu arhitekturu. Opis tri konkretne arhitekture omogućuje uvid u trenutnu situaciju. Pri tome čitatelju mora biti jasno da su u ovom tekstu prikazani samo osnovni principi i svojstva opisanih arhitektura što ni u kojem slučaju nije dovoljno za kompletno projektiranje sustava.

Tekst je namijenjen kao pomoć u razumijevanju problematike jednočipnih mikrokontrolera. Dinamika kojom se pojavljuju novije i novije komponente sve složenijih arhitektura i boljih karakteristika onemogućuje detaljan opis pojedinog mikrokontrolera. Svakih nekoliko mjeseci pojavljuju se poboljšane inačice pa podaci u tekstu ubrzo zastarijevaju. Trajnije ostaju jedino principi rada. Tako npr. PIC familija ima svoje predstavnike u svim klasama kontrolera pa kao starijeg brata PIC16C54 možemo spomenuti komponentu PIC16C71 koja je kompatibilna prema gore s PIC16C54 ali uz niz poboljšanja kao što su 8-bitni A/D pretvornik s četiri ulazna kanala, duljina riječi naredbe proširena je na 14 bita što omogućuje adresiranje veće memorijske stranice s programom (2K umjesto prijašnjih 512 memorijskih mjesta) te pristup većem broju registara (128 umjesto prijašnjih 32), uvedene su nove naredbe, mehanizam zahtjeva za prekid, dubina stoga (s dvije razine na 8) i dr. Čitatelju familijarnom s principima organizacije i rada mikrokontrolera PIC16C54 prihvaćanje nove komponente PIC16C71 neće predstavljati nikakav problem.

Prethodno nabranje novih svojstava ukazuje da nakon usvojenih principa i osnovnog razumijevanja ove materije treba u konkretnim slučajevima implementacije potražiti odgovarajuću literaturu i iz raspoloživih rješenja na tržištu izabrati najbolje.